Министерство образования Республики Беларусь

Учреждение образования «Белорусский государственный университет информатики и радиоэлектроники»

Факультет компьютерных систем и сетей

Кафедра электронных вычислительных машин

Дисциплина: Арифметические и логические основы

вычислительной техники

К ЗАЩИТЕ ДОПУСТИТЬ

\_\_\_\_\_\_\_\_\_\_\_И. В. Лукьянова

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА к курсовой работе на тему

ПРОЕКТИРОВАНИЕ И ЛОГИЧЕСКИЙ СИНТЕЗ СУММАТОРА-УМНОЖИТЕЛЯ ДВОИЧНО-ЧЕТВЕРИЧНЫХ ЧИСЕЛ

БГУИР КР-40 02 01 510 ПЗ

Студент М. Н. Алексеев

Руководитель И. В. Лукьянова

МИНСК 2019

Министерство образования Республики Беларусь

Учреждение образования «Белорусский государственный университет информатики и радиоэлектроники»

Факультет компьютерных систем и сетей

Кафедра электронных вычислительных машин

Дисциплина: Арифметические и логические основы

вычислительной техники

УТВЕРЖДАЮ Заведующий кафедрой ЭВМ \_\_\_\_\_\_\_\_\_Б. В. Никульшин «\_\_\_\_» \_\_\_\_\_\_\_\_ 20\_\_ г.

ЗАДАНИЕ

По курсовой работе студента

Алексеева Матвея Николаевича

1. Тема работы: Проектирование и логический синтез сумматора-умножителя двоично-десятичных чисел
2. Срок сдачи студентом законченной работы:
3. Исходные данные к работе:
   1. Исходные сомножители: Мн = 36,92; Мт = 53,35.
   2. Алгоритм умножения: Б.
   3. Метод умножения: умножение закодированного двоично-четверичного множимого на два разряда двоичного множителя одновременно в прямых кодах.
   4. Коды четверичных чисел множимого для перехода к двоично-четверичной системе кодирования: – 00, – 01, – 11, -10.
   5. Тип синтезируемого умножителя: 1
   6. Логический базис для реализации ОЧС: ИЛИ, «1», ИСКЛ. ИЛИ; метод минимизации – карты Карно/Вейча, для одного из выходов – алгоритм Рота.
   7. Логический базис для реализации ОЧУ: И-НЕ; метод минимизации – карты Карно/Вейча
4. Содержание пояснительной записки (перечень подлежащих разработке вопросов):

Введение. 1 Разработка алгоритма умножения. 2 Разработка структурной схемы сумматора-умножителя. 3 Разработка функциональных схем основных узлов сумматора-умножителя. 4 Синтез комбинационных схем устройств на основе мультиплексоров. 5 Оценка результатов разработки. Заключение. Список литературы.

1. Перечень графического материала:
   1. Сумматор-умножитель первого типа. Схема электрическая структурная.
   2. Одноразрядный четверичный сумматор. Схема электрическая функциональная.
   3. Одноразрядный четверичный умножитель. Схема электрическая функциональная.
   4. Регистр-аккумулятор. Схема электрическая функциональная.
   5. Одноразрядный четверичный сумматор. Реализация на мультиплексорах. Схема электрическая функциональная.

КАЛЕНДАРНЫЙ ПЛАН:

|  |  |  |  |
| --- | --- | --- | --- |
| Наименование этапов  Курсовой работы | Объем  Этапа,  % | Срок  Выполнения этапа | Примечания |
| Разработка алгоритма умножения | 10 | 15.02–28.02 |  |
| Разработка структурной схемы сумматора-умножителя | 10 | 01.03–15.03 | С выполнением чертежа |
| Разработка функциональных схем основных узлов сумматора-умножителя | 50 | 16.03–25.04 | С выполнением чертежа |
| Синтез комбинационных схем устройств на основе мультиплексоров | 10 | 26.04–09.05 | С выполнением чертежа |
| Завершение оформления пояснительной записки | 20 | 10.05–20.05 |  |

Дата выдачи задания:

Руководитель И. В. Лукьянова

ЗАДАНИЕ ПРИНЯЛ К ИСПОЛНЕНИЮ \_\_\_\_\_\_\_\_

СОДЕРЖАНИЕ

ВВЕДЕНИЕ 5

1. Разработка алгоритма умножения 6
2. Разработка структурной схемы сумматора-умножителя 9
3. Разработка функциональных схем основных узлов сумматора-умножителя 11
   1. Логический синтез одноразрядного четверичного сумматора 11
   2. Логический синтез одноразрядного четверичного сумматора- умножителя 16
   3. Синтез комбинационных схем устройств на основе

мультиплексоров 31

* 1. Логический синтез преобразователя множителя 35

1. Подсчет временных затрат работы сумматора-умножителя 38

ЗАКЛЮЧЕНИЕ 39

СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ 40

ПРИЛОЖЕНИЕ А 41

ПРИЛОЖЕНИЕ Б 42

ПРИЛОЖЕНИЕ В 43

ПРИЛОЖЕНИЕ Г 44

ПРИЛОЖЕНИЕ Д 45

ПРИЛОЖЕНИЕ Е 46

ПРИЛОЖЕНИЕ Ж 47

**ВВЕДЕНИЕ**

Курсовое проектирование является обязательным элементом подготовки специалиста с высшим образованием и одной из форм текущей аттестации студента по учебной дисциплине.

Курсовая работа – это учебная работа, которая должна содержать результаты теоретических и экспериментальных исследований по отдельной дисциплине, включать совокупность аналитических, расчетных, экспериментальных заданий и предполагает выполнение конструкторских или программных работ и разработку технической документации.

Следует отметить следующие цели данной курсовой работы:

* освоение, углубление и систематизация теоретических и практических знаний, полученных в процессе изучения данной дисциплины;
* развитие навыков самостоятельной работы;
* подготовка к выполнению дипломного проектирования, а также к самостоятельной инженерной работе.

Все эти цели предполагается достигнуть посредством проектирования и логического синтеза сумматора-умножителя двоично-четверичных чисел. Для этого необходимо проделать несколько этапов разработки:

* Разработка алгоритма умножения чисел на два разряда;
* Разработка структурной схемы сумматора-умножителя;
* Разработка функциональных схем для основных узлов сумматора-умножителя;
* Оформление документации и оценка результатов проделанной работы.

На каждом этапе автору данной курсовой работы нужно применить различные теоретические знания, полученные в рамках прохождения курса «Арифметические и логические основы вычислительной техники», поэтому данная работа является комплексной ревизией степени усвоения учебного материала, и умения его применять.

**1 РАЗРАБОТКА АЛГОРИТМА УМНОЖЕНИЯ**

1. Перевод сомножителей из десятичной системы счисления в четверичную (мантисса содержит шесть четверичных разрядов).

**Множимое:**

\_ 36 4 0,92

36 9 4 \* 4

0 8 2 3,68

1 \* 4

2,72

\* 4

2,88

= 210,322.

В соответствии с заданной кодировкой множимого:

= 110100,101111.

**Множитель:**

\_ 53 4 0,35

52 13 4 \* 4

1 12 3 1,40

1 \* 4

1,60

\* 4

2,40

= 311,112.

В соответствии с обычной весомозначной кодировкой множителя:

= 110101,010110.

1. Представление сомножителей в форме с плавающей запятой в прямом коде:

Мн = 0,110100101111 = 0.0011 + – закодировано по заданию,

Мт = 0,110101010110 = 0.0011 + – традиционно.

1. Умножение двух чисел с плавающей запятой на два разряда множителя одновременно в прямых кодах.

Порядок произведения:

= 0.0011

= 0.0011

= 0.0111

Результат закодирован в соответствии с заданием на кодировку множимого.

Знак произведения:

зн Мн ⊕ зн Мт = 0 ⊕ 0 = 0.

Для умножения мантисс необходимо предварительно преобразовать множитель. При умножении чисел в дополнительных кодах диада 11() заменяется на триаду 101, диада 10() заменяется на триаду 110. Преобразованный множитель имеет вид: = 01010101010110.

= 11 01 00 10 11 11 210322

= 01 00 11 01 10 01 00 1021310

Переминожение мантисс по алгоритму “Б” приведено в таблице 1.1.

Таблица 1.1 – Перемножение мантисс

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **Четверичная с/с** | | **Двоично-четверичная с/с** | | **Комментарии** |
| **1** | | **2** | | **3** |
| 0.  0.  0.  0.  0.  0.  0.  0. | 000000000000  000001021310  000001021310 | 0.  0.  0. | 00 00 00 00 00 00 00 00 00 00 00 00  00 00 00 00 00 01 00 11 01 10 01 00  00 00 00 00 00 01 00 11 01 10 01 10 | =0  = |
| **Четверичная с/с** | | **Двоично-четверичная с/с** | | **Комментарии** |
| **1** | | **2** | | **3** |
| 0.  0.  0.  0.  3.  0.  0.  3.  0. | 000303112110  000001200222  000310312332  003103123320  333333033223  003102223203  031022232030  333332133112  031021031202 | 0.  0.  0.  0.  0.  0.  0.  0.  0. | 00 00 00 11 00 11 10 10 01 10 10 00  00 00 00 00 00 00 11 00 00 10 10 10  00 00 00 11 10 00 00 10 01 01 01 10  00 00 11 10 00 00 10 01 01 01 10 00  00 00 00 00 00 10 01 00 00 01 01 01  00 00 11 10 00 10 11 01 11 00 11 01  00 11 10 00 10 11 01 11 00 11 01 00  00 00 00 00 00 10 01 00 00 01 01 01  00 11 10 00 01 10 00 11 10 01 00 01 | \*  =\*  \*  =\*  \*  =\* |